República Bolivariana de Venezuela

Universidad de Carabobo

Facultad de Ingeniería

Escuela de Ingeniería Eléctrica y de Telecomunicaciones

Departamento de Lógica Digital

Cátedra de Lógica Digital

**Práctica # 1 – Sesión # 1**

**Objetivo: Implementar funciones lógicas simples con compuertas básicas mediante montaje con circuitos integrados y Protoboard**

Sección #05 de Laboratorio

**Integrantes:**

Carlos Hernández

C.I.: 25829471

Gianfranco Gasbarri

C.I.: undefined

Fecha de entrega: undefined

**Pre-Laboratorio**

**Actividad 1: Circuitos Integrados TTL**

* 1. NOT
     1. Códigos:
        + ECG7404
        + ECG74C04
        + ECG74HC04
        + ECG74HCT04
        + ECG74LS04
        + ECG74S04
     2. Terminal de entrada – Terminal de salida
        + 1 – 2
        + 3 – 4
        + 5 – 6
        + 8 – 9
        + 10 – 11
        + 12 – 13
     3. Otros:
        + Vcc: 14
        + Tierra: 7
  2. AND
     1. Códigos:
        + ECG7408
        + ECG74C08
        + ECG74HC08
        + ECG74HCT08
        + ECG74LS08
        + ECG74S08
     2. Terminales de entrada – Terminal de salida
        + 1, 2 – 3
        + 4, 5 – 6
        + 10, 9 – 8
        + 13, 12 – 11

* + 1. Otros:
       - Vcc: 14
       - Tierra: 7
  1. OR
     1. Códigos:
        + ECG7432
        + ECG74C32
        + ECG74HC32
        + ECG74HCT32
        + ECG74LS32
     2. Terminales de entrada – Terminal de salida
        + 1, 2 – 3
        + 4, 5 – 6
        + 10, 9 – 8
        + 13, 12 – 11
     3. Otros:
        + Vcc: 14
        + Tierra: 7

**Actividad 2: Función Lógica**

F (A,B,C,D) =  Σ (2,3,4,5,6,7,9,11,15) = П (0,1,8,10,12,13,14)

1. **La SOP y POS canónicas:**

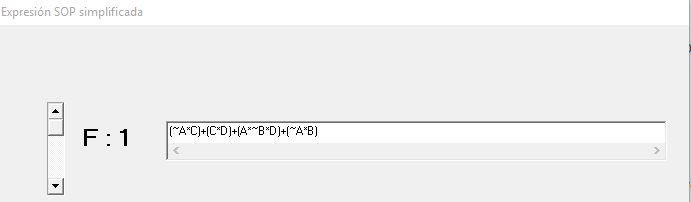
**SOP canónica:**

**POS canónica:**

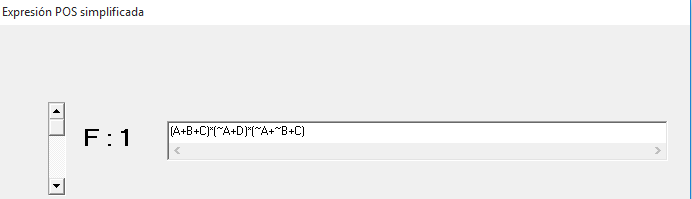
**Nota:** las variables negadas se denotarán con estilo de **negrita** y serán precedidas por el siguiente símbolo: **͂**

1. Ver **Anexo 1**

**ANEXOS**



**Expresión SOP simplificada**



**Expresión POS simplificada**

**Anexo 1**